

一、單選題(第 1 題~第 35 題，每題 2 分，共 70 分)

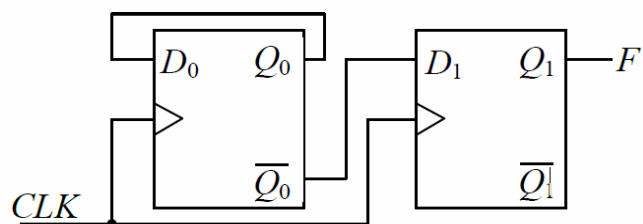
請考生將答案填入答案卷

1. 一個 1 位元比較器輸入為  $X$  與  $Y$ ，輸出有  $F_{X<Y}$  ( $X$  小於  $Y$ )、 $F_{X>Y}$  ( $X$  大於  $Y$ )、 $F_{X\leq Y}$  ( $X$  小於等於  $Y$ )、 $F_{X=Y}$  ( $X$  等於  $Y$ ) 與  $F_{X\geq Y}$  ( $X$  大於等於  $Y$ )，下列敘述何者錯誤？

- (A)  $F_{X\geq Y} = X + \overline{Y}$  (B)  $F_{X=Y} = X Y + \overline{X} \overline{Y}$  (C)  $F_{X\leq Y} = \overline{X} + Y$  (D)  $F_{X<Y} + F_{X>Y} = 1$

2. 如圖(一)所示，設正反器輸出初值  $Q_1=1$ 、 $Q_0=0$ ，當  $CLK$  輸入 10kHz 脈波後， $F$  輸出為何？

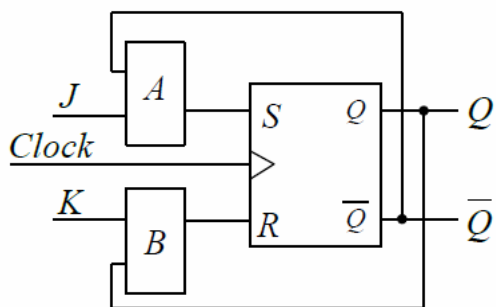
- (A)  $F=1$  (B)  $F=0$  (C)  $F$  輸出 5kHz 脈波 (D)  $F$  輸出 2.5kHz 脈波



圖(一)

3. 將  $SR$  正反器連接成  $JK$  正反器如圖(二) 所示，若方塊  $A$  及方塊  $B$  分別僅能使用 1 個二輸入邏輯閘，則下列何者正確？

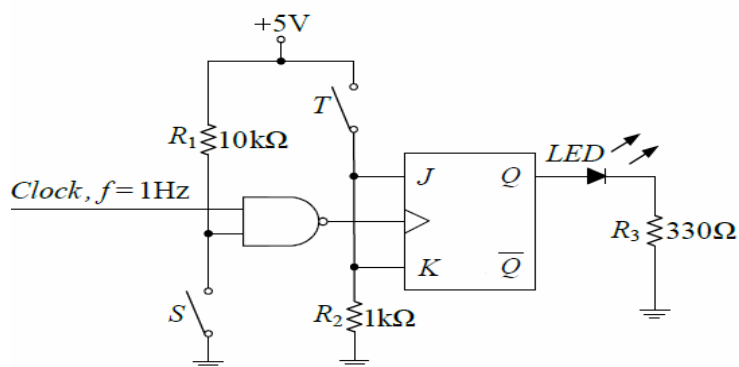
- (A) 方塊  $A$  使用 AND、方塊  $B$  使用 OR (B) 方塊  $A$  使用 NAND、方塊  $B$  使用 NOR  
(C) 方塊  $A$  使用 AND、方塊  $B$  使用 AND (D) 方塊  $A$  使用 NAND、方塊  $B$  使用 NAND



圖(二)

4. 如圖(三)所示電路，其中 ON 代表開關閉合，OFF 代表開關開路，若要讓  $LED$  產生明滅閃爍之顯示，則開關  $S$  及  $T$  之設定為何？

- (A)  $S$  為 ON、 $T$  為 ON (B)  $S$  為 ON、 $T$  為 OFF (C)  $S$  為 OFF、 $T$  為 ON (D)  $S$  為 OFF、 $T$  為 OFF



圖(三)

5. 由 8 個正反器所組成的同步式二進位計數器，可由 0 計數到最大值為多少？

- (A) 127 (B) 255 (C) 511 (D) 1023

6. 如圖 (四) 所示，CLK 輸入為 1 KHz 脈波信號，其中 CLR 和 PR 接腳皆為低態動作，請問輸出  $Q$  的頻率為何？

- (A) 2 KHz (B) 1 KHz (C) 500 Hz (D) 0 Hz

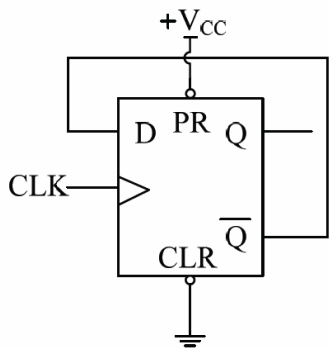
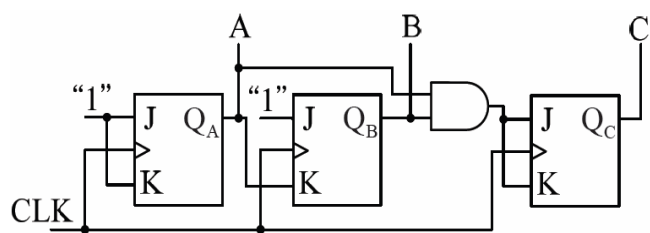


圖 (四)

7. 如圖 (五) 之計數器，假設初始狀態為 000，請問計數模數為何？

- (A) 4 (B) 5 (C) 6 (D) 8



圖(五)

8. 如圖 (六)之 2 對 4 線解碼器，若其輸入為 A 與 B，輸出為  $Y_0$  到  $Y_3$ ，則下列何者為  $Y_2$  之輸出結果？

- (A)  $\overline{B} \overline{A}$  (B)  $\overline{B} A$  (C)  $B \overline{A}$  (D)  $B A$

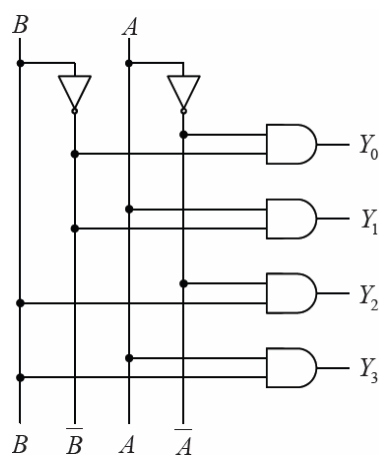


圖 (六)

9. JK 正反器中，若兩輸入訊號  $J = 1$ ， $K = 1$  及輸出信號為  $Q_n$  時，當 CLK 時脈訊號觸發一次動作後，則其輸出信號為何？

- (A)  $Q_n$  (B) 1 (C) 0 (D)  $\overline{Q_n}$

10. 一個負緣觸發 JK 正反器，其輸出 Q 之初值為 0，若  $J = 1$ 、 $K = 0$  時，時脈信號由 1 轉態為 0 後，則 Q 的輸出為何？

- (A) 0 (B) 1 (C) 開路 (D) 0 與 1 交互出現

11. 使用負緣觸發 JK 正反器來製作模數為 56 的漣波計數器，至少需使用多少個正反器？

- (A) 4 個 (B) 5 個 (C) 6 個 (D) 7 個

12. 下列元件中，何者不是組合邏輯電路？

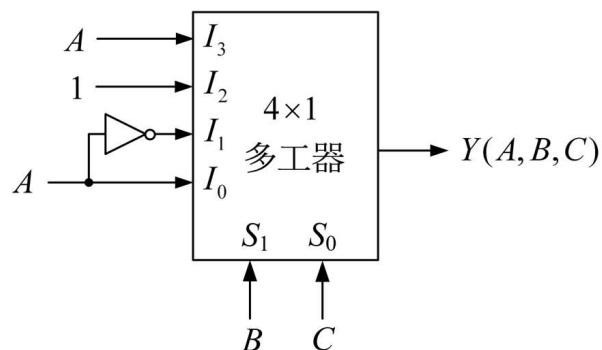
- (A) 解碼器 (B) 多工器 (C) 解多工器 (D) 七段顯示器

13. 在進行數位電路實驗時，下列何者可輸出不同頻率之時脈信號？

- (A) 示波器 (B) 函數波信號產生器 (C) 邏輯探測棒 (D) 數位電表

14. 如圖(七)所示之多工器電路，則下列何者為  $Y(A,B,C)$  之布林代數式？

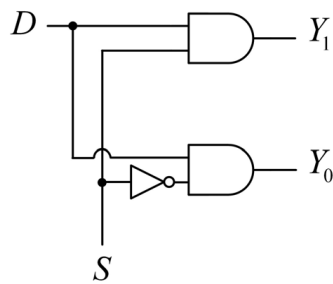
- (A)  $\Sigma(1, 2, 4, 6, 7)$  (B)  $\Sigma(0, 1, 5, 6)$  (C)  $\Sigma(1, 3, 4, 5)$  (D)  $\Sigma(0, 2, 3, 5, 7)$



圖(七)

15. 如圖(八)所示為 1 對 2 解多工器電路，若  $S = 1$ ，則下列何者是  $Y_1$ 、 $Y_0$  的輸出？

- (A)  $Y_1 = D$ ， $Y_0 = 1$  (B)  $Y_1 = D$ ， $Y_0 = 0$  (C)  $Y_1 = 1$ ， $Y_0 = D$  (D)  $Y_1 = 0$ ， $Y_0 = D$



圖(八)

16. 假設一個組合邏輯電路其輸入為  $X$ 、 $Y$ ，輸出為  $A$ 、 $B$ 、 $C$ 、 $D$ ，其真值表如圖(九)所示，請問此電路功能為何？

- (A) 多工器 (B) 解多工器 (C) 編碼器 (D) 解碼器

| $X$ | $Y$ | $A$ | $B$ | $C$ | $D$ |
|-----|-----|-----|-----|-----|-----|
| 0   | 0   | 0   | 0   | 0   | 1   |
| 0   | 1   | 0   | 0   | 1   | 0   |
| 1   | 0   | 0   | 1   | 0   | 0   |
| 1   | 1   | 1   | 0   | 0   | 0   |

圖(九)

17. 一個 D 型正反器可儲存多少個位元資料？

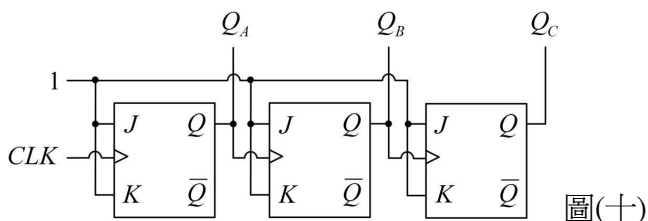
- (A) 1 個 (B) 2 個 (C) 4 個 (D) 8 個

18. 若一個 JK 正反器的輸入端  $J$ 、 $K$  連接在一起，其邏輯功能相當於下列何種元件？

- (A) RS 正反器 (B) D 型正反器 (C) T 型正反器 (D) NAND 閘

19. 如圖(十)所示為異步計數器，若 CLK 的一個時脈週期為  $1.25 \mu s$ ，則  $Q_B$  的輸出頻率為何？

- (A) 800 kHz (B) 400 kHz (C) 200 kHz (D) 100 kHz

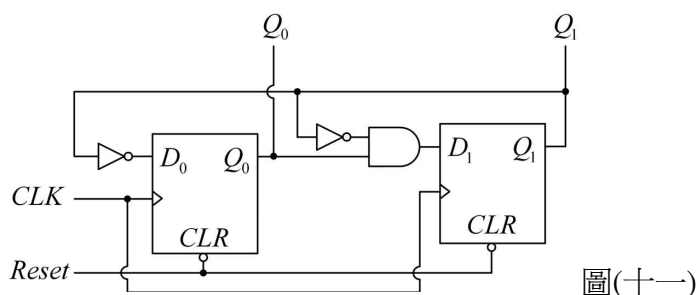
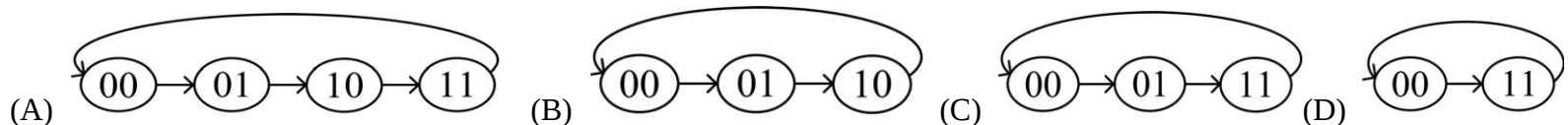


圖(十)

20. 下列積體電路 (IC) 之編號中，何者之功能為計數器？

- (A) 7400 (B) 7490 (C) 7447 (D) 7404

21. 如圖(十一)所示之電路，將 Reset 輸入 0 及輸入時脈信號 CLK，使  $Q_1 Q_0$  輸出成為 00 後，再將 Reset 輸入 1。此電路在 CLK 驅動下， $Q_1 Q_0$  將以下列何種順序來計數？



圖(十一)

22. 有關 CD 4011 邏輯 IC 之敘述，下列何者正確？

- (A) 為一種 TTL 邏輯 IC (B) 為一種 CMOS 邏輯 IC (C) 為一種 MSI 邏輯 IC (D) 為一種 LSI 邏輯 IC

23. 編號 74LS138 邏輯 IC 為 3 對 8 解碼器，若用其來製作 6 對 64 的解碼器，並假設不能使用其他邏輯閘，則共需使用幾個 74LS138 邏輯 IC？

- (A) 9 (B) 8 (C) 7 (D) 6

24. 共陰極 7 段顯示器可使用下列那一種編號之電路驅動？

- (A) 74LS08 (B) 74LS32 (C) 74LS47 (D) 74LS48

25. 由四個具有 clear 接腳之 J-K 正反器所組成之漣波上數計數器，將 MSB 輸出與次高位輸出連接至一個二輸入的 NAND 閘之輸入接腳，此 NAND 閘之輸出連接至前述四個正反器之 clear 接腳，計數器可正確地循環計數，則下列何者為該計數器之模數？

- (A) 12 (B) 9 (C) 6 (D) 3

26. 邏輯分析儀主要的功能為何？

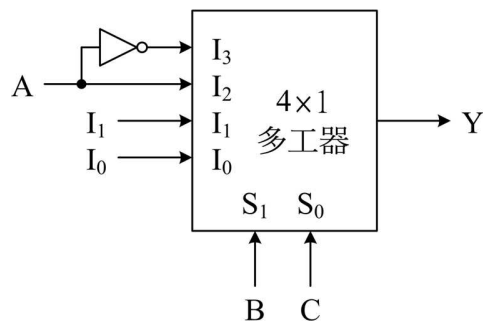
- (A) 量測線性電壓 (B) 時序分析 (C) 功率分析 (D) 失真分析

27. 若有一個 3 對 8 解碼器，其輸出  $Y_0 \sim Y_7$  為低電位動作，輸出  $Y_7$  為 MSB。將邏輯訊號 A, B, C 連接至該解碼器之  $2^2, 2^1, 2^0$  輸入接腳，並將其輸出  $Y_0, Y_4, Y_7$  連接至一個三輸入 AND 閘，則下列何者為此一 AND 閘的輸出 F 所表示之邏輯式？

- (A)  $F(A, B, C) = \Sigma(0, 4, 7)$  (B)  $F(A, B, C) = \Pi(0, 4, 7)$   
(C)  $F(A, B, C) = \Sigma(1, 5, 6)$  (D)  $F(A, B, C) = \Pi(1, 5, 6)$

28. 如圖(十二)所示之多工器電路，該電路係以  $4 \times 1$  多工器來完成布林函數式  $Y(A, B, C) = \Sigma(0, 1, 3, 4, 5, 6)$ ，則輸入接腳  $I_0$  與  $I_1$  之值應為下列何者？

- (A)  $I_0 = 0, I_1 = 0$  (B)  $I_0 = 0, I_1 = 1$  (C)  $I_0 = 1, I_1 = 0$  (D)  $I_0 = 1, I_1 = 1$



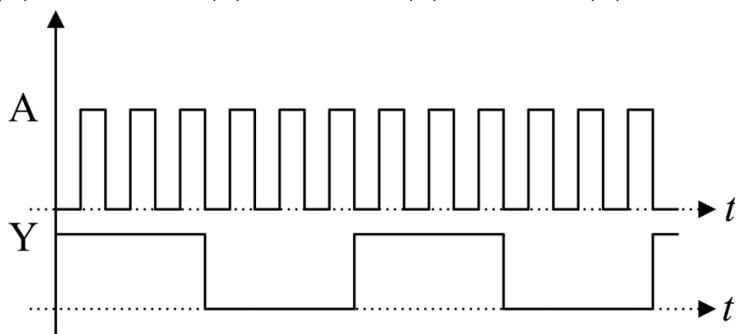
圖(十二)

29. 利用兩個 SN 7490 計數器來製作十進位  $00 \rightarrow 99$  循環計數電路時，將 100 Hz 方波連接至表示個位數之 SN 7490 計數器的脈波輸入 Input A 接腳，則下列表示十位數之 SN 7490 計數器的脈波輸入 Input A 接腳應如何連接方為正確？(SN 7490 之 BCD 計數輸出為 QD QC QB QA，QD 為 MSB，QA 為 LSB)

- (A) 連接至表示個位數之 SN 7490 計數器的輸出 MSB QD 接腳  
(B) 連接至表示個位數之 SN 7490 計數器的輸出 LSB QA 接腳  
(C) 連接至表示十位數之 SN 7490 計數器的輸出 MSB QD 接腳  
(D) 連接至表示十位數之 SN 7490 計數器的輸出 LSB QA 接腳

30. 一個除頻系統其輸入 A 及輸出 Y 之波形如圖(十三)所示，若波形 A 的頻率為 30 MHz，則下列何者為波形 Y 的頻率？

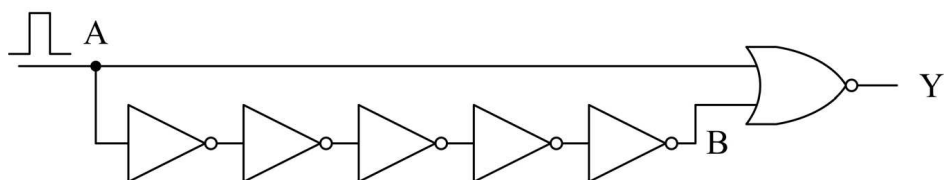
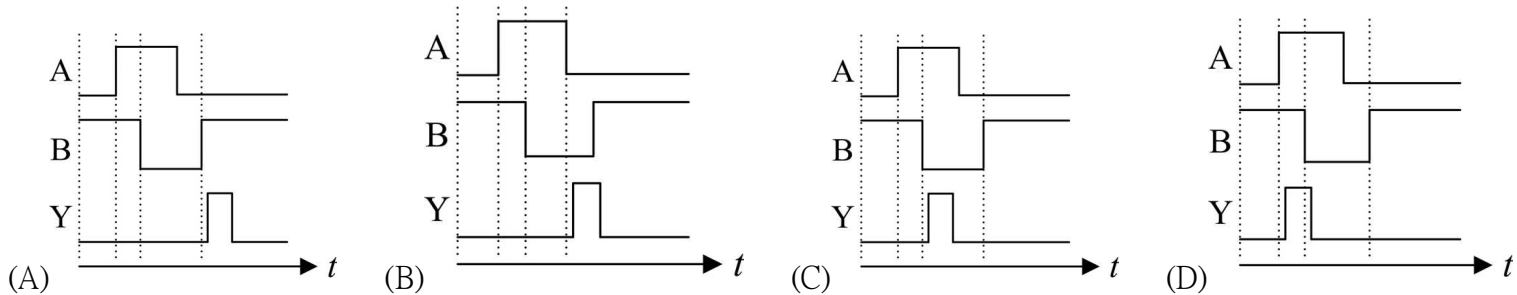
- (A) 15 MHz (B) 10 MHz (C) 5 MHz (D) 2 MHz



圖(十三)

31. 如圖(十四)所示為一個邊緣取出電路，下列何者為該電路中連接點 A、B 及 Y 之正確波形？(所選用邏輯閘之延遲時間均相同)

(所選用邏輯閘之延遲時間均相同)

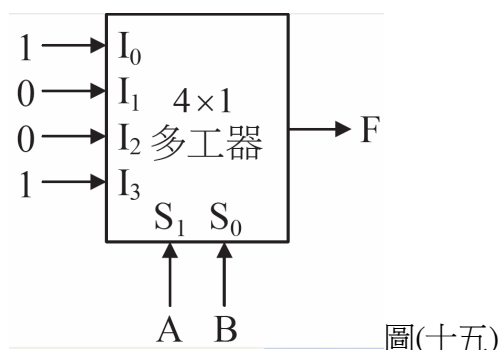


圖(十四)

32. 若使用 4 個 J-K 正反器製作異步 (非同步) 計數器 (Asynchronous Counter; 又稱作漣波計數器, Ripple Counter)，這些正反器的 J、K 輸入端應如何連接？

- (A)  $J = 0, K = 0$  (B)  $J = 0, K = 1$  (C)  $J = 1, K = 0$  (D)  $J = 1, K = 1$

33. 如圖(十五)所示之  $4 \times 1$  多工器電路，其功能相當於下列何種邏輯閘？（選擇線  $S_1$  為 MSB； $S_0$  為 LSB）  
 (A) XOR (B) XNOR (C) NAND (D) NOR



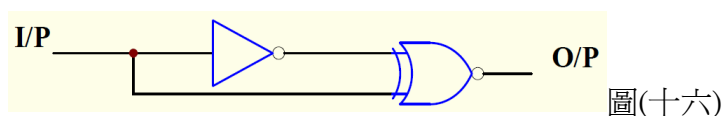
34. 若以  $I_0$ 、 $I_1$ 、 $I_2$ 、 $I_3$  表示一個 4 線對 1 線之多工器的輸入線，該多工器之選擇線為 A 及 B，輸出線 Y 的布林代數式為  $Y = I_0 A' B' + I_1 A' B + I_2 A B' + I_3 A B$ ，如欲將  $I_2$  的資料送到輸出線 Y 時，選擇線 A、B 的值應為下列何者？  
 (A)  $A = 0$ ， $B = 0$  (B)  $A = 0$ ， $B = 1$  (C)  $A = 1$ ， $B = 0$  (D)  $A = 1$ ， $B = 1$
35. 一個 J-K 正反器，其低電位動作的預置（Preset）與清除（Clear）均連接至邏輯 1，若輸入  $J = 1$ 、 $K = 1$ ，CLK (clock) 係採負緣觸發，該 CLK 的頻率  $f$  為 1 kHz，則 J-K 正反器輸出 Q 之頻率為下列何者？  
 (A) 100 Hz (B) 125 Hz (C) 250 Hz (D) 500 Hz

**二、填充題：(第 36—40 題 5 格 每格 3 分 共 15 分) 請考生將答案填入答案卷**

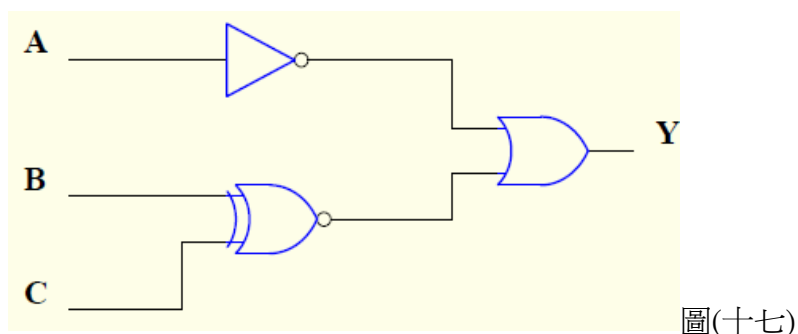
- 36 脈波振幅從 90% 下降至 10% 所需時間稱為\_\_\_\_\_
- 37  $032_{(X)} + 1011_{(2)} = 01C_{(16)}$ ，怎則底數  $X =$ \_\_\_\_\_
- 38 在數位電路中，常使用在匯流排（BUS）控制電路的三態，除 Hi、Lo 信號外，另一狀態為\_\_\_\_\_
- 39 十進位演算  $(16 \times 3) + 2$  結果的格雷碼（Gray Code）為\_\_\_\_\_
- 40 若以兩個輸入端之 NAND Gate 來執行兩個輸入端之 NOR Gate 的工作，最少需使用\_\_\_\_\_個 NAND Gate

**三、計算填充題：(第 41—43 題 3 格 每格 5 分 共 15 分) 請考生將答案填入答案卷**

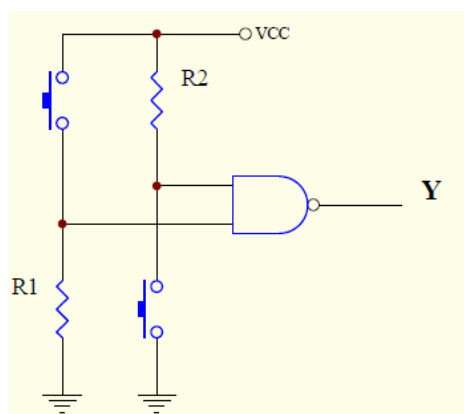
- 41 如圖(十六)所示之電路，若 I/P 輸入 50KHz 的方波，反相器延遲時間為 5us，則 O/P 輸出頻率為\_\_\_\_\_Hz



- 42 如圖(十七)所示，若 C 輸入恆為 0，則該邏輯電路恆相等以哪一個邏輯閘\_\_\_\_\_



43 如圖(十八)所示之電路，若要邏輯電路工作正常，IC 為 TTL 系列，且  $V_{CC}=5V$ ，則  $R_1$ 、 $R_2$  最大值分別為何 \_\_\_\_\_？（ $I_{IH(max)}=40\mu A$ 、 $I_{IL(max)}=2mA$ 、 $I_{OH(max)}=400\mu A$ 、 $I_{OL(max)}=20mA$ ）



圖(十八)